Лабораторная работа 5.

Исследование триггеров на логических элементах

Цель: Изучение принципов работы различных типов триггеров (RS-, D-, JK-, T-триггеры), реализованных на логических элементах, их характеристик и функциональных особенностей с использованием программы Electronic Work Bench.

1. Теоретические сведения

Подавляющее большинство цифровых устройств содержит в качестве основных элементов различные типы триггеров. Триггерами или точнее триггерными системами называют большой класс электронных устройств, обладающих способностью длительно находиться в одном из двух устойчивых состояний и чередовать их под воздействием внешних сигналов. Каждое состояние триггера легко распознается по значению выходного напряжения. Триггеры можно классифицировать по ряду признаков:

1. По способу записи информации – на асинхронные и синхронные;

2. По способу синхронизации – на синхронные со статическим управлением записью, синхронные двухступенчатые, синхронные с динамическим управлением;

3. По способу организации логических связей:

3.1. Триггеры с раздельной установкой 0 и 1 (RS-триггеры);

3.2. Триггеры со счетным входом (T-триггеры);

3.3. Универсальные триггеры с раздельной установкой 0 и 1 (JKтриггеры);

3.4. Триггеры задержки (D-триггеры);

3.5. Триггеры задержки с управлением приемом информации по одному входу (DU-триггеры);

3.6. Комбинированные триггеры (RST-, JKRS-, DRS-триггеры и др.);

3.7. Триггеры со сложной входной логикой.

Входы триггеров и сигналы, подаваемые на них, делятся на информационные – управляющие состоянием триггера и вспомогательные – служащие для предварительной установки триггера в заданное состояние и его синхронизацию. В табл.1 приведены условные обозначения и назначения входов триггеров. Поскольку функциональные свойства триггеров определяются их входной логикой, то по названиям основных входов называют и триггер. Например: RS-триггер, D-триггер, RST-триггер (комбинированный, способный выполнять функции T- и RS-триггеров).

RS-триггеры (асинхронные, нетактируемые)

RS-триггер можно получить, охватив, как показано на рис. 1, два логических элемента ИЛИ-НЕ обратными связями. RS-триггер выпускается также в интегральном исполнении, в этом случае он может быть изображен в виде отдельного устройства, как показано на рис. 2. Он имеет два выходных сигнала: Q и Q инверсные друг другу и два входных: S (Set) – установка и R

(Reset) – сброс. Имеется в виду сброс выхода Q триггера в нулевое состояние. Если входные сигналы взаимно инверсные, причем S = 1 и R =0, то

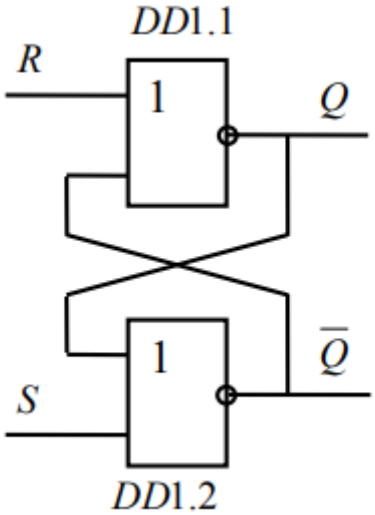
$$\overline{Q} = \overline{S + Q} = \overline{1 + Q} = 0,$$

$$Q = \overline{R + \overline{Q}} = \overline{0 + 0} = 1.$$

Следовательно, оба выходных сигнала действительно находятся в инверсных друг другу состояниях.

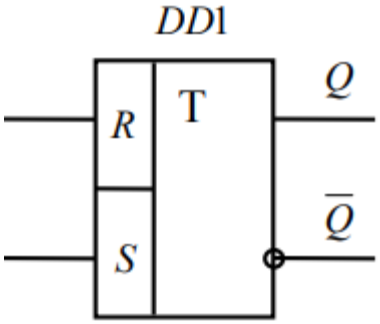
Таблица 1

Условное обозначение	Назначение
	Информационные входы
S	Вход для раздельной установки триггера в состояние 1
R	Вход для раздельной установки триггера в состояние 0
J	Вход для установки триггера в состояние 1
K	Вход для установки триггера в состояние 0
T	Вход двоичного счетчика (счетный вход)
D	Вход для установки триггера в состояние 1 или 0
	Вспомогательные входы
U	Подготовительный вход для разрешения приема информации
C	Исполнительный вход для осуществления приема информации (вход синхронизации или тактирующий вход)



а

Рис 1. RS-триггер на элементах ИЛИ-НЕ



б

Рис.2 Условное графичеизображение RS-триггера

При R = 1 и S = 0 можно получить обратные значения выходных сигналов триггера. Если R = S = 0, то состояние выходных сигналов сохраняется. Поэтому RS-триггер можно использовать для запоминания информации. При R = S = 1 оба выходных сигнала равны нулю. Однако, если в какой-либо

момент оба входных сигнала одновременно станут равными нулю, состояние выходных сигналов триггера не будет определено. Поэтому комбинация входных сигналов R = S = 1, как правило, является запрещенной. Все возможные состояния триггера на элементах ИЛИ-НЕ отображены в таблице состояний 2.

Таблица 2

Состояния для *RS*-триггера на элементах ИЛИ-НЕ

Режим работы	Входы		Выходы		
	S	*R*	*Q*	$\overline{Q}$	Влияние на выход *Q*
Запрещенное состояние	1	1	0	0	Запрещено – как правило не используется
Установка 1	1	0	1	0	Для установки *Q* в 1
Установка 0	0	1	0	1	Для установки *Q* в 0
Хранение	0	0	***Q***	$\overline{Q}$	Зависит от предыдущего состояния

Как следует из табл. 2, при выполнении RS-триггера на элементах ИЛИ-НЕ активным уровнем R и S сигналов является высокий уровень – 1. При необходимости, если требуется установить активным низкий уровень входных сигналов, то возможна принципиальная схема RS триггера, приведенная на рис. 3.

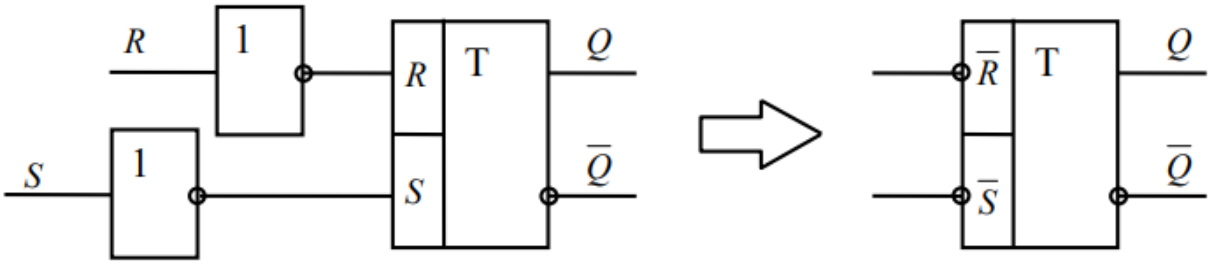


Рис.3 - RS-триггер с низким активным уровнем входных сигналов

Логическое тождество не изменится, если все переменные инвертировать, а операции сложения и умножения поменять местами (Теорема де Моргана). Используя это правило, можно получить RS-триггер, построенный на элементах И-НЕ (рис.4) с таблицей состояний 3. Следует обратить внимание на то, что в RS-триггере на элементах И-НЕ входными сигналами активного уровня является 0 и используются переменные инверсионная R и инверсионная S .

В данной лабораторной работе RS-триггер на элементах И-НЕ является основным, базовым.

Поскольку изменение состояния RS-триггера обусловлено появлением уровня логического 0 на одном из его входов, то, вероятно, более точным обозначением для этой схемы было бы условное графическое обозначение,

приведенное на рис. 5. Обратите внимание на инвертирующие окружности по входам R и S. Они показывают, что активным уровнем сигнала для изменения состояния триггера является уровень логического 0 на одном из входов. При описании работы последовательностных логических схем очень часто используют временные диаграммы сигналов. Временные диаграммы рис. 6. фактически содержат ту же информацию, что и таблица истинности.

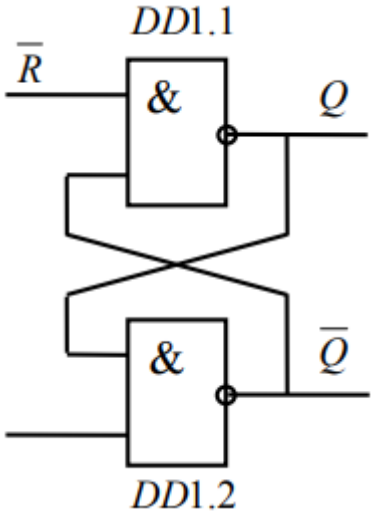


Рис.4 - RS-триггер на элементах И-НЕ

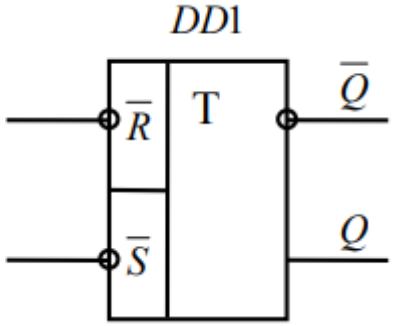


Рис.5 - Условное графическое изображение RS-триггера на элементах И-НЕ

Таблица 3

Состояния для *RS*-триггера на элементах И-НЕ

Режим работы	Входы		Выходы		
	$\overline{S}$	$\overline{R}$	Q	$\overline{Q}$	Влияние на выход Q
Запрещенное состояние	0	0	1	1	Запрещено – как правило не используется
Установка 1	0	1	1	0	Для установки Q в 1
Установка 0	1	0	0	1	Для установки Q в 0
Хранение	1	1	Q	$\overline{Q}$	Зависит от предыдущего состояния

При подаче входной комбинации S = 0, R = 1 на выходе Q независимо от предыдущего состояния появится 1, что приведет к появлению нуля на выходе инверсионного Q . При возвращении к комбинации S = 1, R = 1 состояние на выходах сохранится Q = 1, с инверсией Q = 0. Аналогично входная комбинация S = 1, R = 0 однозначно дает: Q = 0 и с инверсией Q = 1. Две последние комбинации входных сигналов могут быть использованы для приведения триггера в одно из двух устойчивых состояний.

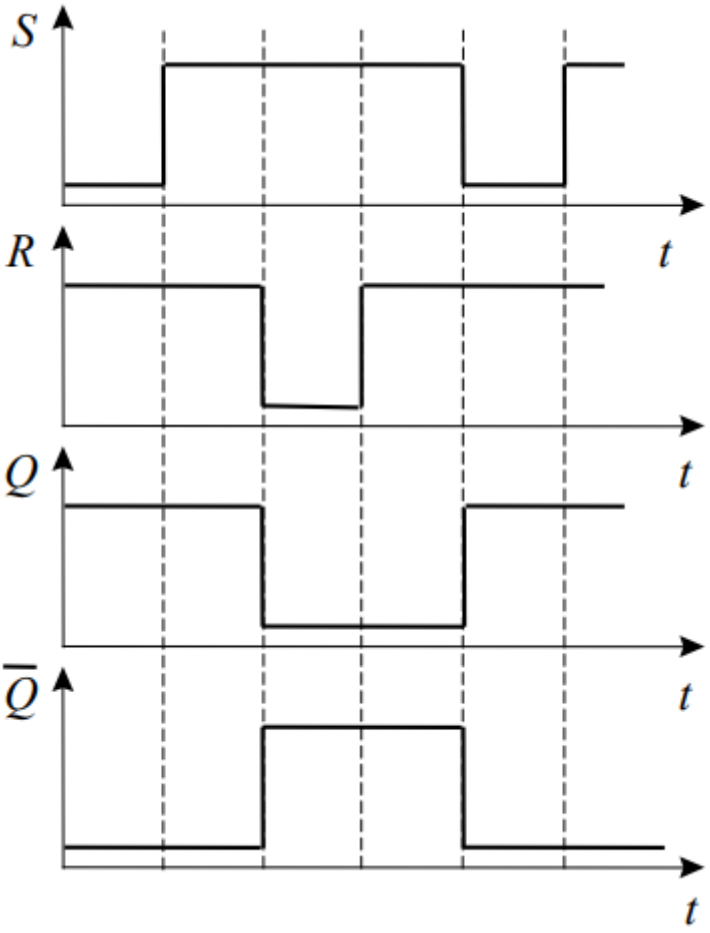


Рис.6 - Временные диаграммы RS-триггера на элементах И-НЕ

В трех используемых комбинациях входных сигналов состояние на выходе Q всегда противоположно состоянию на выходе инверсионного Q . Принято два устойчивых состояния триггера сопоставлять с двумя значениями логической переменной, например, состояние Q = 1, инверсионное Q = 0 считать соответствующим логической единице, а состояние Q = 0, инверсионное Q = 1 – соответствующим логическому нулю. Выход, на котором состояние совпадает со значением логической переменной, называют прямым, в нашем случае это выход Q, а другой – инверсным Q .

Триггерные схемы в программной среде Electronics Workbench представлены в библиотеке Seg I тремя типами триггеров RS, JK и Dтриггеры. Условные графические обозначение JK-триггера и D-триггера приведены, соответственно, на рис. 7 и рис. 8.

На основе JK- и D-триггеров выполняются Т-триггеры. На рис.9 показана схема получения Т-триггера из универсального JK-триггера (например, К555ТВ1). В асинхронном режиме тактовый вход исполняет роль счетного, в синхронном режиме используется по прямому назначению. В обоих случаях триггер переключается при переходе сигнала на входе С с 1 на 0. На рис.10 показана схема получения Т-триггера из D-триггера.

Отличительной особенностью такого триггера является переключение по переднему фронту, то есть при переходе сигнала на входе С с 0 на 1.

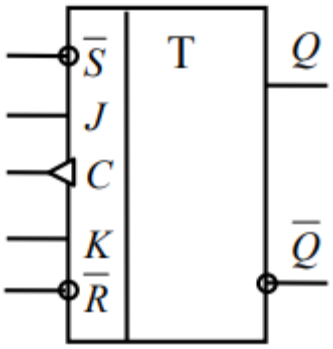


Рис.7 - Графическое изображение JK-триггера

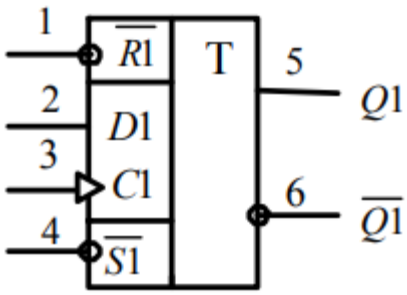


Рис.8 - Графическое изображение D-триггера

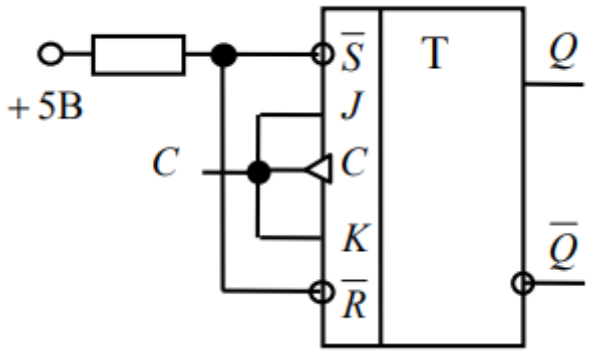


Рис.9 - Схема Т-триггера на базе JK-триггера

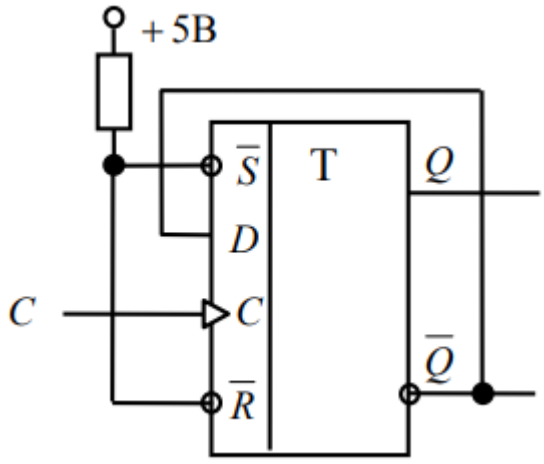


Рис.10 - . Схема преобразования Т-триггера из D-триггера

Задачей исследования триггеров является получение таблицы истинности характеризующей работу каждого из названных типов триггеров.

2. *Практические задания*

Вызовите библиотеку Digital. Установите курсор мыши на необходимый триггер и, нажав левую кнопку, перемещая мышь, поставьте триггер на требуемое место наборного поля. Отпустите кнопку. Дважды щелкните по выделенному элементу. В появившемся диалоговом окне выберите элементы ttl, а затем – модель LS, щелкнув по ним левой клавишей. Нажмите кнопку OK (рис11).

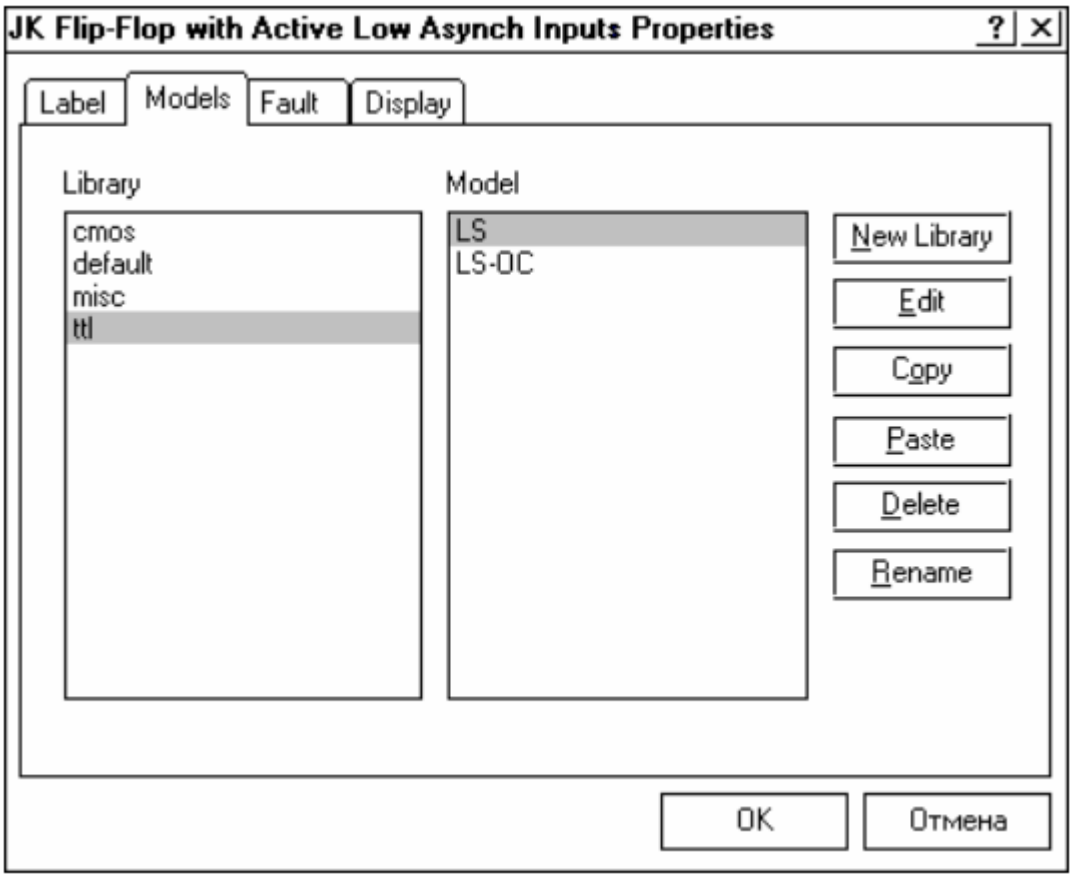


Рис.11

Соберите схему для проведения испытаний, подключив к входам исследуемого триггера генератор двоичных слов.

Подключите входы логического анализатора к входам и выходам триггера. Раскройте лицевую панель логического анализатора (двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды Print в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. , а затем Выберите нужные Вам, так чтобы рядом появился символ выполните команду Print. Для работы с реальными микросхемами триггеров серии ТТЛ выберите из библиотеки Digital ICs серии 74xx необходимый триггер (рис.12).

Соответствие наименований зарубежных и отечественных микросхем триггеров на элементах ТТЛ приведено в табл. 4.

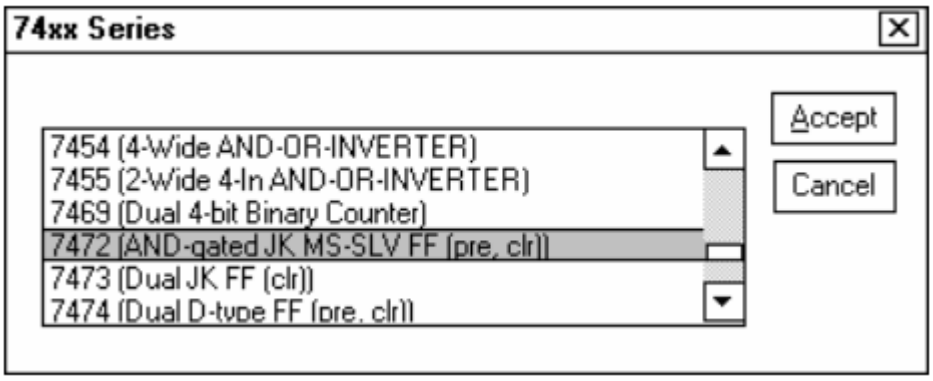


Рис.12

Таблица 4

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74SL72	K555TB1	74113	ТВ10
7474	ТМ2	74114	ТВ11
7475	ТМ7	74174	ТМ9
7477	ТМ5	74175	ТМ8
74107	ТВ6	74373	ИР22
74109	ТВ15	74374	ИР23
74112	ТВ9	74377	ИР27

Задание 1. Исследовать работу RS-триггера, выполненного на двух логических элементах ТТЛ серии.

Элементы триггера выбрать в соответствии с правилами эксплуатации логических элементах ТТЛ серии. Работу триггера проверить с помощью имитационного моделирования в программной среде Electronics Workbench. Схемы RS-триггеров приведены на рис. 1 и рис. 4. Провести анализ соответствия полученных результатов работы RS-триггера таблицам истинности № 2 и № 3.

Задание 2. Исследовать работу D-триггера, выполненного на логических элементах ТТЛ серии.

Работу триггера проверить с помощью имитационного моделирования в программной среде Electronics Workbench. Схема JK -триггера приведена на рис. 7. Провести анализ полученных результатов.

Задание 3. Исследовать работу Т-триггеров, выполненных на логических элементах ТТЛ серии.

Работу триггеров проверить с помощью имитационного моделирования в программной среде Electronics Workbench. Схемы Т-триггеров, выполненных на основе JK-триггера и D-триггера приведены на рис. 9 и рис. 10. Провести анализ полученных результатов.

Сделать выводы о проделанной работе.